



NVME2T 商业级固态硬盘板卡

说明书



北京盈美智科技发展有限公司

Beijing Image Technology Development Co., Ltd

目录

1. 产品概述	3
2. 核心电路硬件配置	4
3. 基础版使用说明	5
3.1.10g base r 自定义通讯协议	5
4. 扩展版说明	8
5. 修订历史	11

1. 产品概述

商业级固态硬盘板卡是一款基于 Xilinx 公司 Zynq UltraScale+ MPSoC 系列 FPGA 数据采集存储处理板卡，管理高达 8GB 的 DDR 3 内存，NVME SSD 容量 2TB，核心元器件不低于工业级。



主要特征：

- Xilinx 公司 Zynq UltraScale+ MPSoC
- DDR 3 内存 8GB
- NVME SSD 容量 2TB
- 数据写入 2100MB/s，读取 2200MB/s
- 功耗<10W
- 工作温度 0°C~85°C

应用范围：

- NVMe SSD 数据拷贝机/烧录机
- NVMe SSD 数据记录仪
- NVMe SSD 功能和读写性能测试
- 数据中心大容量高速存储设备
- AI 计算云端/设备端高速存储

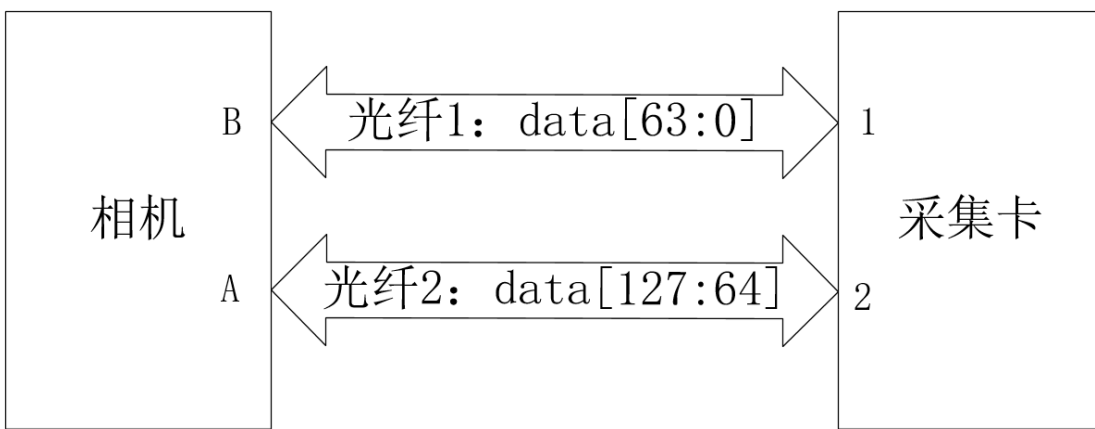
2. 核心电路硬件配置

名称	具体参数
MPSOC 芯片	XCZU7EV-2FFVC11561: ARM (Quad-core ARM Cortex-A53 1.3Ghz) RPU (Dual-core ARM Cortex-R5 533Mhz) GPU (Mali-400MP2 600MHz) VCU (支持 H.264 / H.265 视频编解码)
PL 端 DDR4	4GB DDR4 数据带宽 64bit*2400Mbps
PS 端 DDR4	4GB DDR4 数据带宽 64bit*2400Mbps
FLASH	(216Mbit QSPI FLASH)x2 速度 4bit*125Mbps
EMMC	8GB 8bit
时钟管理	PS 端 33.333333MHZ 、PL 端 100M 时钟
电源管理	0.85V 核心电源，最大输出 48A
拨码开关	模式选择
FEP 接口	FEPx4
视频输出	DP 接口最高支持 2K60fps 或者 4K30fps
存储 PCIE	1 路 M.2 接口
存储 SATA	1 路 M.2 接口
PS 以太网	1 路 10/100/1000 以太网，最高 1000Mbit/s
PL 以太网	2 路 10/100/1000 以太网，最高 1000Mbit/s
USB3.0	1 路 USB3.0
CAN	1 路 CAN
USB UART	1 路 USB UART
SFP+	4 路 SFP+
PCIEx8	1 路 PCIE GEN3
TF 卡座	插入 SD 卡，SD 卡存储启动文件
JTAG 接口	使用下载器进行调试和下载
按键	底板 4 个；核心板 2 个
LED	底板 4 个；核心板 2 个
外形	核心板 80*90*11.5(mm)；底板 240*120 *22(mm)
重量	核心板 63.4g；底板 200g
板载连接器	FX10A-140P (S) /14-SVx1、 FX10A-168P (S) -SV x2
电源	DC-12V

3. 基础版使用说明

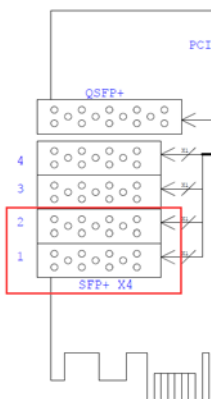
3.1.10g base r 自定义通讯协议

NVME2T 商业级固态硬盘采集卡采用两条单模 10g 光纤接口对外通信, 光纤通信协议为 10g base r ;(只用链路层 10g base r 协议), 架构如下:



发送数据以包为单位, 每个包发送 $N \times 128\text{bit}$ 有效数据, 光纤 2 口对应数据高 64 位, 光纤 1 口对应数据低 64 位。当数据为图像数据 $N = 512$; 当数据为指令数据 N 最大不超过 255, 最小 3。

对应的采集卡接口如下:



10g base r 通信协议:

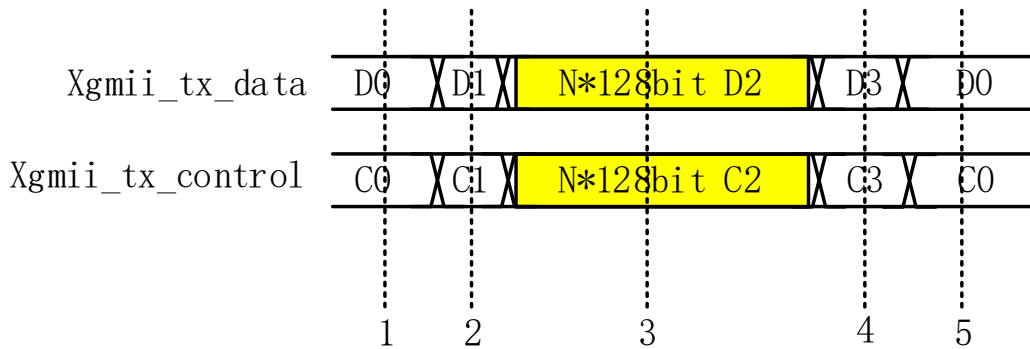


图 1

NVME2T 商业级固态存储板采集卡光纤 10g base r 协议如上图所示，可通过这个时序图向采集卡发送数据，采集卡也通过这个时序图所示时序向外发送数据。此链路层协议包括两个信号，一个是数据 xgmii_tx_data，一个是数据有效 xgmii_tx_control;

时间 1：空闲状态，包间隔控制信号 C0: 16'hffff;数据 D0:

128'h07070707_07070707_07070707_07070707;

时间 2：相机开始发送一个数据包，此时发送包头 C1:16'h1f1f，数据 D1:

128'h070707fb_07070707_070707fb_07070707;

时间 3：相机发送数据控制信号 C2: 16'h0000，D2 为数据，此时的数据为有效 **PAYLOAD**

数据;

时间 3: 发送包尾 C3: 16'hfefe; 数据 D3:
128'h07070707_0707FD07_07070707_0707FD07;

时间 4: 进入空闲状态, 数据同时间 1。

NVME2T 商业级固态硬盘采集卡光纤所有的对外通信都是按照这个时序图所示进行, 同时为区分不同的指令和数据, 在这个时序的基础上, 还进一步规定了更上一层次的协议。

4. 扩展版说明

FPGA采集存储传输系统定制化选项

数据源	回读方式
<ul style="list-style-type: none">➢ 高速ADC: LVDS/JESD204B/JESD204C等接口➢ 视频源: HDMI/SDI/LVDS/Cameralink/CoaXPress等接口➢ FPGA源: 10GE/SRIO/AURORA等接口➢ 其他数据源	<ul style="list-style-type: none">➢ 10G以太网TCP协议回读至PC/服务器➢ FPGA本卡内数据源同类型接口直接输出回放➢ 其他
存盘带宽	采集流程
<ul style="list-style-type: none">➢ 小于5GB/s➢ 5-10GB/s➢ 10GB/s以上	<ul style="list-style-type: none">➢ 启动后开始采集存储直至存满➢ 启动后单次采集固定时长➢ 启动后单次采集固定容量➢ 启动后单次采集长度由外部IO信号控制➢ 启动后单次采集长度由上位机停止命令控制
存储容量	控制方式
<ul style="list-style-type: none">➢ 2TB以内➢ 2-4TB➢ 4-8TB➢ 8-16TB➢ 16-32TB➢ 32TB以上	<ul style="list-style-type: none">➢ FPGA板卡逻辑自主控制➢ UART接口由近端PC/服务器上位机软件控制➢ 10G以太网由远端PC/服务器上位机软件控制➢ 其他

采集-存储-传输系统

高带宽、大容量的采集存储传输系统具有丰富的应用场景。在雷达信号处理领域，高带宽大容量可支持更高速率的前端数据的采集存储。在图像采集方面，可以直接存储超高帧率的视频图像数据。在天文观测领域，可以存储更长时间的观测数据。

另外，NVME SSD 硬盘为双向全双工方式，读盘与存盘互不影响。在高速存盘的同时即可将盘中数据高速读出。在一些高校研究领域，该系统还可以用于近存储计算、存算一体等硬件架构等相关课题研究。

采集-存储-传输系统---采集

支持各种不同方式的数据采集接口。

通常我们的用户可以使用标准的 FMC 扩展卡为采存传硬件系统扩展不同采样率的 ADC 或图像传感器；也提供有相当多种类的 FMC-ADC 扩展子卡以及 FMC 图像传感器接口扩展子卡。

另外，我们还支持基于高速串行收发器配以不同协议传输的高速串行数字信号的采集。通常典型的有基于硬件平台上 SFP+、QSFP 接口或 QSFP28 接口的 AURORA 协议数据、万兆以太网数据、SRIO 协议等数据的采集。

采集-存储-传输系统---存储

高带宽大容量的存储能力是本系统的灵魂。

我们的系统采用高性能 NVME SSD 为存储介质，NVME SSD 硬盘通过 PCIe Gen3x4 接口与 FPGA 相连；通过组建 RAID0 SSD 存储阵列以达到更高存储带宽和更大存储容量。针对高带宽存储相关需求，我们可以提供单板高达 10GB/s 以上的存盘带宽。针对大容量存储相关需求，我们可以提供单板的存储容量可达数十 TB 级别。

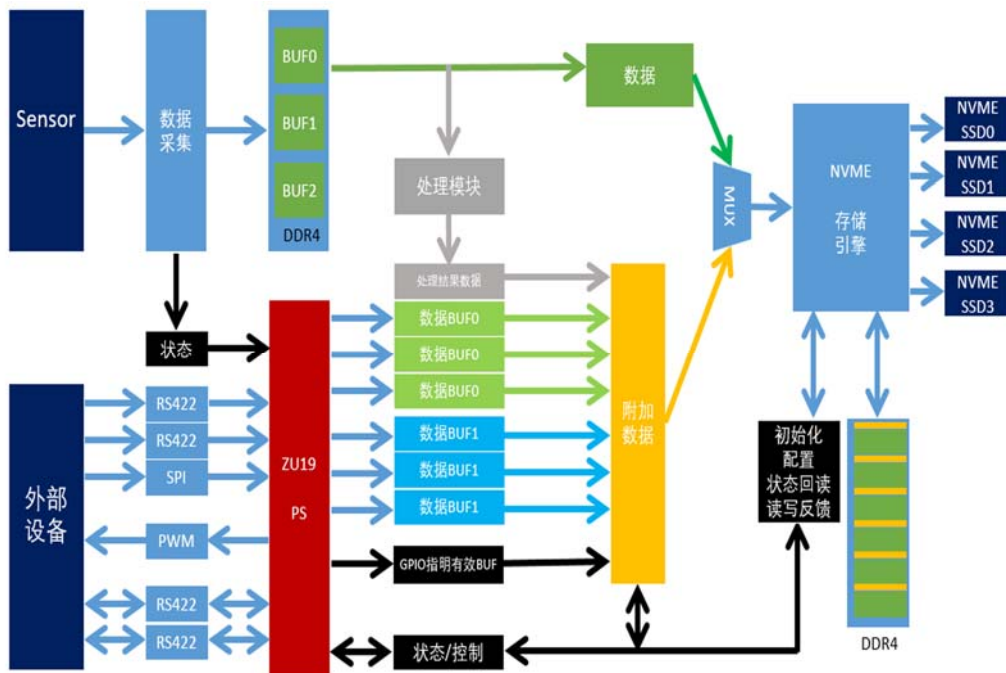
采集-存储-传输系统---传输

传输庞大的数据量依然面临挑战!

数据的采集与存储终究要传输至需要使用的地方,比如其他的 FPGA 处理板、上位机等。在我们的采存传系统中,我们提供完善的数据传输功能以便达成用户的最终目的。我们的系统支持以 SFP+、QSFP 或 QSFP28 接口的 AURORA 协议数据、万兆以太网数据、SRIO 等协议进行传输;或通过 PCIe 上传至上位机。

采存传系统--Demo

FACE-ZUSSD 采存传系统



外部传感器高速数据通过前端高速接口 (FMC、QSFP、ADC 等) 进入 FPGA 进行缓存, 并且同时可以由 ZYNQ PS 同步给出附加数据与传感器数据组合后进入 NVME RAID0 存储阵列中。系统的存盘数据带宽可以达到 5-10GB/s, 系统存储容量可以达到数十 TB 级别。同时我们提供有高速回读方案, 用户可以通过上

位机的 PCIe 接口与板卡建立高速数据通道，直接将 NVME SSD 阵列中的数据取回上位机。我们提供的上位机软件 API 可以完成对 FPGA 板卡的状态回读、流程控制、数据回读以及二次开发功能。

5. 修订历史

时间	内容
2023 年 xx 月 xx 日	首次编写本文档